

CONTROL AND DIAGNOSTIC SYSTEM FOR I²C BUS

Miloš Juhás

Master Degree Programme (2), FEEC BUT

E-mail: xjuhas01@stud.feec.vutbr.cz

Supervised by: Tomáš Urbanec

E-mail: urbanec@feec.vutbr.cz

Abstract: This post briefly describes the design of I²C bus analyzer. The design consists of I²C/USB converter and service software for control computer. Analyser enables the user to interactively influence communication over the bus in either master or slave mode, but also offers the ability to passively analyse the bus. The service software supports add-in modules for signal plotting, communication with converter or support for specific I²C devices.

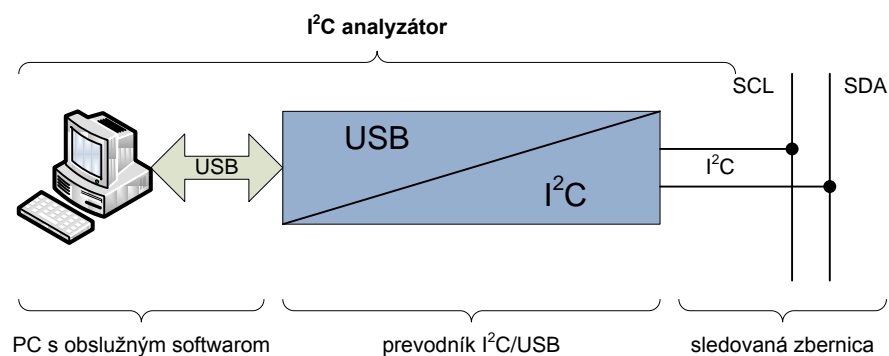
Keywords: analyser, FT232, I²C bus, IIC, USB

1. ÚVOD

Cieľom projektu je navrhnuť a zrealizovať analyzátor zbernice I²C (Inter-Integrated Circuit), ktorá slúži na komunikáciu medzi mikroprocesormi, senzormi, displaymi a ďalšími elektronickými súčiastkami, obvykle v rámci plošného spoja alebo zariadenia. Zbernica I²C je implementovaná v množstve zariadení, ktoré denne používame. Komerčne dostupné prístroje používané na jej analýzu sú pomerne drahé a preto je kladený dôraz na jednoduchosť hardwaru a dostupnosť súčiastok.

2. NÁVRH A REALIZÁCIA I²C ANALYZÁTORA

Analyzátor zbernice I²C pozostáva z jednoduchého prevodníka zbernice I²C/USB (Universal Serial Bus) a obslužného softwaru pre riadiaci počítač (obr. 1). Analyzátor musí pracovať so zariadeniami typu master a slave a umožniť pasívne sledovanie udalostí na zbernici.



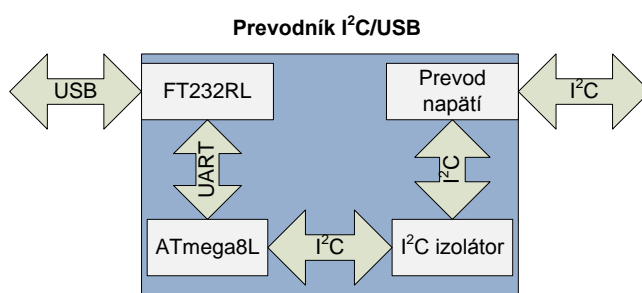
Obr. 1: Bloková schéma I²C analyzátoru

2.1. PREVODNÍK I²C/USB

Hardwarovú časť analyzátoru tvorí prevodník I²C/USB (obr. 2). Jeho pripojenie k USB portu počítača vyžaduje ovládače, avšak napísanie kvalitných ovládačov je približne rovnako časovo náročné ako návrh celého analyzátoru. Preto bol zvolený obvod FT232RL ako prevodník zbernice USB/UART (Universal Asynchronous Receiver Transmitter), ku ktorému sú ovládače voľne

dostupné na stránkach výrobcu, má dostatočnú prenosovú rýchlosť a vyžaduje minimálny počet externých súčiastok. Obvod FT232RL je pripojený k mikroprocesoru ATmega8L, ktorý je napájaný napätím 3,3 V z LDO stabilizátora a k získaniu presnejšieho hodinového signálu využíva externý 8MHz kryštál. Jednotka UART mikroprocesora umožňuje prenos dát s maximálnou symbolovou rýchlosťou 1 Mbaud, ktorú je možné presne nastaviť v mikroprocesore aj v obvode FT232RL. Po pripočítaní réžie prenosu táto rýchlosť postačuje na prenesenie potrebného množstva dát pri maximálnom kmitočte hodinového signálu zbernice I²C v režime fast-mode 400 kHz.

Zbernica I²C medzi mikroprocesorom a obvodom na prispôsobenie napät'ových úrovní je galvanicky oddelená obvodom ADuM 2250, ktorý spolu s DC/DC meničom chráni počítač v prípade poruchy na sledovanej zbernici. Obe tieto interné zbernice majú linky SCL a SDA pripojené cez zdvíhacie rezistory na napätie 3,3 V. Tretia zbernica je na výstupe prevodníka a od internej 3,3V zbernice ju delia tranzistory MOS-FET s kanálom typu N. Tie slúžia na prispôsobenie napät'ových úrovní medzi internou a externou zbernicou, ktorej vysoká úroveň môže byť v rozsahu od 3,3 V do 7 V. V prípade potreby je možné pripojiť výstupnú zbernicu cez zdvíhacie rezistory k napätiu 3,3 V alebo 5 V a vytvoriť tak vlastnú zbernicu pre analýzu samostatných obvodov.



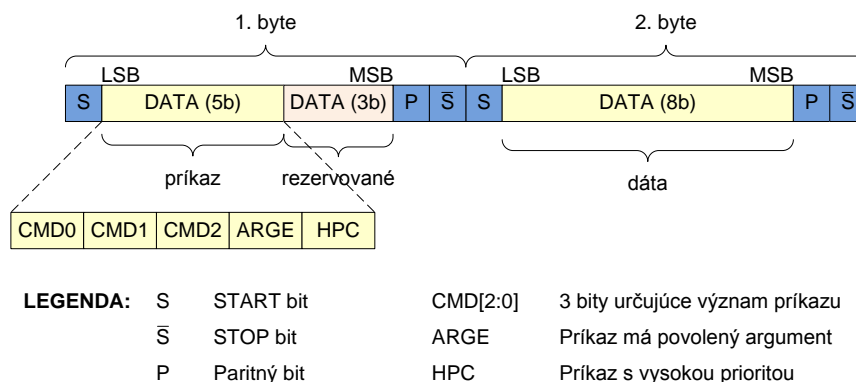
Obr. 2: Bloková schéma prevodníka I²C/USB

Aby bolo možno efektívne využiť možnosti navrhnutého hardwaru a splniť tak požiadavky na prevodník samotný, musí byť firmware prevodníka napísaný v jazyku symbolických adries. K dosiahnutiu maximálnej prenosovej rýchlosti je použitý double-speed mode jednotky UART, v ktorom je každý prijatý bit vzorkovaný ôsmimi vzorkami, čo zvyšuje nároky na presnosť hodinového signálu.

Komunikácia medzi mikroprocesorom a počítačom je rozdelená do rámcov, pričom každý rámec obsahuje príkaz a k nemu priradené dáta (obr. 3). Význam príkazu je vždy závislý na nastavenom pracovnom režime, prioritě a bitoch CMD[2:0]. Zvyšné tri bity sú rezervované a môžu byť využité v ďalších verziách firmwaru, napr. v prípade potreby lepšieho zabezpečenia proti chybám alebo na pridanie nových príkazov. Pokiaľ je nastavený bit ARGE (Argument Enable), za príkazom nasleduje druhý bajt s príslušnými dátami, v opačnom prípade sa druhý bajt nevysielá. Bit HPC (High Priority Command) určuje či sa jedná o príkaz s nízkou alebo vysokou prioritou.

Príkazy s nízkou prioritou sú spoločné pre všetky pracovné režimy a ich dekodér je napísaný ako funkcia, volaná vždy až za dekodérom príkazov s vysokou prioritou. Výnimku tvoria pracovné režimy Init mode, Sleep mode a Service mode, ktoré príkazy s vysokou prioritou neobsahujú. Príkazy s nízkou prioritou nie sú citlivé na dobu spracovania a tá nemá vplyv na funkčnosť analyzátoru, napr. deskriptory zariadenia, pracovný režim, atď. Naopak príkazy s vysokou prioritou priamo súvisia s analýzou zbernice I²C a ich rýchle spracovanie je dôležité pre správnu činnosť analyzátoru. Dekodér je optimalizovaný na rýchlosť a jeho kód je preto súčasťou jednotlivých pracovných režimov. Každý z týchto režimov má vlastnú sadu príkazov zoradených podľa toho ako rýchlo musia byť vykonané a podľa predpokladanej frekvencie ich volania. Komunikácia v smere k mikroprocesoru je typu stop and wait, ďalší príkaz tak môže byť vyslaný až po potvrdení toho predchádzajúceho správou ACK. Prijem dát rieši obsluha prerušenia UART Rx Complete, ktorá musí správne rozpoznať začiatok a koniec príkazu, kontrolovať paritu a v prípade chyby zabezpečiť obnovenie komunikácie. V smere od mikroprocesora k počítaču sa príkazy nepotvrdzujú a to z dôvodu vyššej pravdepodobnosti správneho prijmu, ktorá je daná lepším vzorkovaním.

Spracovanie v počítači je tiež rýchlejšie a je možné využiť väčší buffer. Taktiež sa týmto smerom prenášajú z veľkej časti informácie, ktoré nie sú tak kritické ako príkazy posielané opačným smerom.

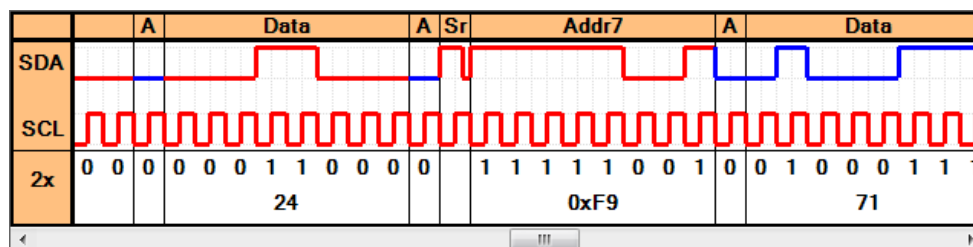


* 2. rámec je vysielaný len ak je HPC = 1

Obr. 3: Formát komunikačných rámcov medzi prevodníkom a počítačom

2.2. OBSLUŽNÝ SOFTWARE

Obslužný software bude napísaný v jazyku C#. Užívateľovi umožní nie len grafickú interpretáciu dát (obr. 4) ale aj ich ďalšie spracovanie, úpravu a uloženie do súboru. Zároveň bude mať užívateľ možnosť interaktívne ovplyvňovať komunikáciu na zbernici v režime master alebo slave a využiť zásuvné moduly na zjednodušenie práce so zariadeniami na zbernici. Ako zásuvné moduly sú tiež napísané napr. komponenta na vykreslenie prijatých dát a trieda zabezpečujúca komunikáciu s prevodníkom. V prípade akejkoľvek zmeny v komunikácii medzi počítačom a prevodníkom stačí pridať novú DLL knižnicu a software bude možné ihneď používať s novšou verziou prevodníka.



Obr. 4: Komponenta vykresľujúca prijaté dáta protokolu I²C

3. ZÁVER

V rámci projektu bol navrhnutý a zrealizovaný prevodník USB/I²C vrátane potrebného firmwaru. Boli tiež upravené ovládače virtuálneho sériového portu umožňujúce využitie neštandardnej prenosovej rýchlosti používanej prevodníkom. Navrhnutý hardware bol odskúšaný pomocou terminálu s I/O expandérom PCA9536. Mikroprocesor je v prípade potreby možné bez zmeny DPS nahradiť jeho novšou variantou v kombinácii so 16 MHz kryštálom. Software je stále v štádiu vývoja a preto sú iba stručne popísané vlastnosti, pri ktorých sa neočakávajú výrazné zmeny.

REFERENCIE

- [1] **NXP Semiconductors.** I2C-bus specification and user manual [online]. Rev. 03, 19.6.2007 [cit. 2010-04-23]. Dostupné z [www](http://ics.nxp.com/support/documents/interface/pdf/i2c.bus.specification.pdf): <<http://ics.nxp.com/support/documents/interface/pdf/i2c.bus.specification.pdf>>
- [2] **Future Technology Devices International Ltd.** FT232R USB UART IC [online]. Rev. 2.05, 8.12.2009 [cit. 2010-05-01]. Dostupné z [www](http://www.ftdichip.com/Documents/DataSheets/DS_FT232R_V205.pdf): <http://www.ftdichip.com/Documents/DataSheets/DS_FT232R_V205.pdf>