

THE COMPARISON OF 1,5 BIT AND 2,5 BIT MDAC PROPERTIES OF PIPELINED AD CONVERTOR

Vilém Kledrowetz

Master Degree Programme (1), FEEC BUT

E-mail: xkledr00@stud.feec.vutbr.cz

Supervised by: Jiří Háze

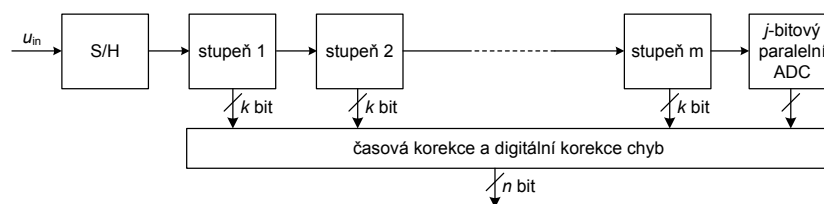
E-mail: haze@feec.vutbr.cz

ABSTRACT

This work deals with design of basic stage of pipelined analog to digital convertor (ADC), so-called multiplying DAC, in 1,5 and 2,5 bits structure using switched capacitor technique in CMOS 0,7 μm technology. Basic blocks of this multiplying DAC are analyzed and compared. Design of operational amplifier is a part of this work too. Functionality of these circuits has been verified in Cadence.

1 ÚVOD

Řetězový ADC je velmi rozšířený typ převodníku AD pro vzorkovací kmitočty od několika MS/s až do několika stovek MS/s s rozlišením od 8 do 16 bitů. S těmito parametry nachází široké uplatnění v různých aplikacích, například fast Ethernet, xDSL, digitální video (HDTV), CCD imaging, PDA apod.



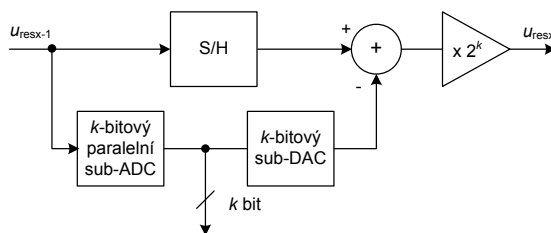
Obrázek 1: Blokové schéma řetězového ADC

Řetězový ADC se skládá z několika stejných bloků (stupňů), které jsou propojeny kaskádně za sebou. Každý tento stupeň obsahuje vzorkovací obvod, sub-ADC, sub-DAC a zesilovač. Blokové schéma řetězového převodníku je zobrazeno na obrázku 1.

2 OBVOD MDAC

Jak již bylo zmíněno výše, každý stupeň řetězového ADC se skládá z několika bloků.

Funkci vzorkování, převodu DA, odečtení a zesílení je možné v technice SC realizovat pomocí tzv. násobícího převodníku MDAC. Bloková struktura je znázorněna na obrázku 2.

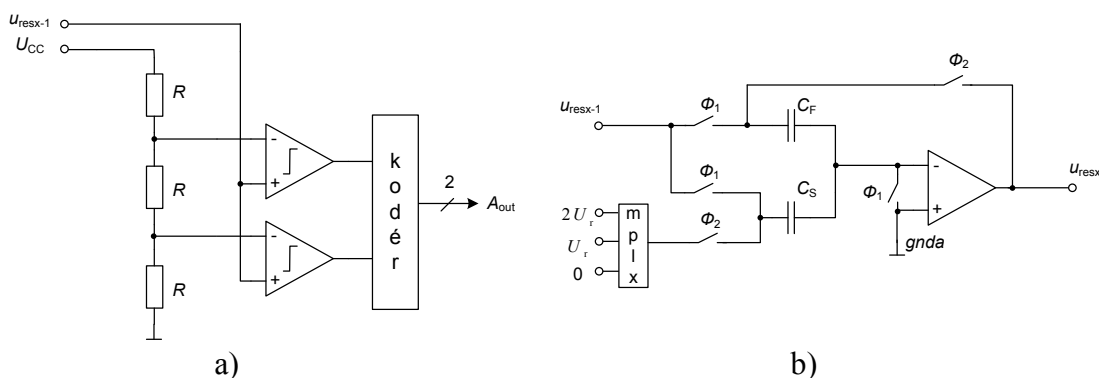


Obrázek 2: Blokové schéma MDAC

Vstupní signál je nejdříve převeden pomocí sub-ADC do binární podoby a odeslán jako částečný výstup. Mezitím je opět v sub-DAC převeden zpět do analogové podoby a odečten od původního vstupního signálu. Výsledné residuum (kvantovací chyba) je zesíleno a odesláno do dalšího stupně. MDAC může být realizován v různých rozlišeních. V této práci jsou navrženy MDAC ve dvou rozlišeních a jejich vlastnosti jsou zde porovnány.

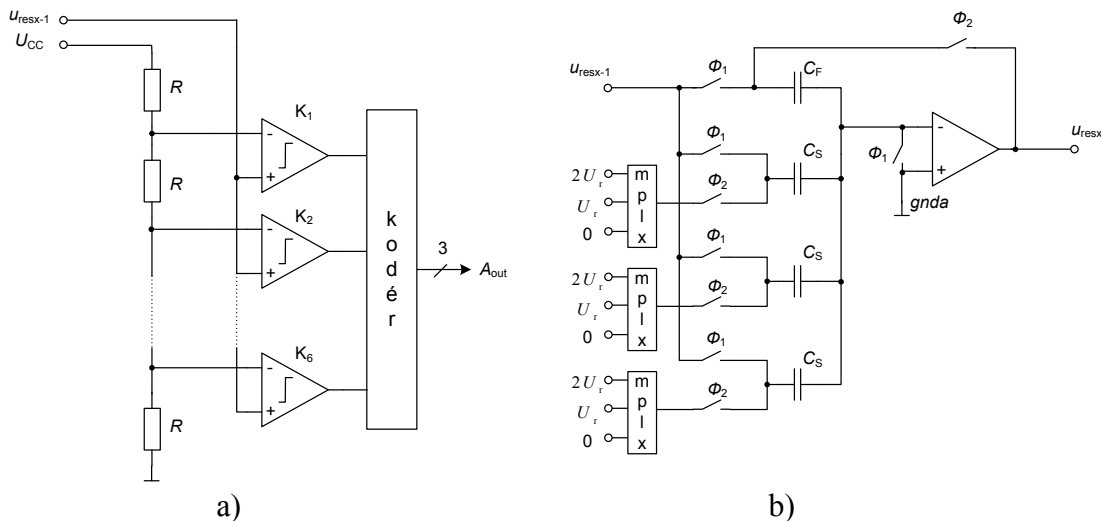
2.1 MDAC S ROZLIŠENÍM 1,5 A 2,5 BITU

První a zároveň nejpoužívanější rozlišení je 1,5 bitu. Navržené zapojení dílčích částí 1,5 b MDAC zobrazuje obrázek 3. Každý tento MDAC odesílá do bloku časové a digitální korekce 2 bity, přičemž jeden je použit jako část výstupního digitálního čísla, druhý pro korekční logiku. Tedy pro řešení např. 10 bitů by bylo 10 x MDAC s rozlišením 1,5 bitu.



Obrázek 3: Zapojení převodníku sub AD - a) obvod vzorkování, odečtení a zesílení b)

Rozlišení 2,5 bitu je složitější, což je zřejmé z obrázku 4. Odesílá do bloku časové a digitální korekce 3 bity, dva z nich jsou použity jako část výstupního digitálního čísla. Tedy pro řešení např. 10 bitů by byla potřeba 5 x MDAC s rozlišením 2,5 bitu.



Obrázek 4: Zapojení převodníku sub AD - a) obvod vzorkování, odečtení a zesílení b)

Vlastnosti obou MDAC a jejich výhody a nevýhody jsou shrnuty v tabulce 1.

1,5b MDAC	2,5b MDAC
<ul style="list-style-type: none"> + potřeba pouze dvou komparátorů bez nutnosti korekce + menší plocha čipu + jednoduchá struktura obvodů sub-AD a sub-DA - potřeba více stupňů v řetězovém převodníku 	<ul style="list-style-type: none"> + potřeba polovičního počtu stupňů v řetězovém převodníku - potřeba více komparátorů s vyšší přesností, nutnost korekce offsetu - potřeba operačního zesilovače s větší šířkou pásma - větší složitost obvodů sub-AD a sub-DA a tedy větší pravděpodobnost výskytu chyb

Tabulka 1: Vlastnosti 1,5 b a 2,5 b MDAC

V tabulce 1 je zřejmá převaha výhod u 1,5b MDAC struktury resp. nevýhod u 2,5b MDAC. Rostoucím rozlišením narůstá složitost a tím přibývají také nežádoucí jevy. Lze tedy říci, že 1,5b MDAC je vhodnější blok pro řešení řetězového převodníku AD.

3 SHRNU TÍ

Tato práce se zabývá návrhem MDAC ve dvou rozlišeních. Oba MDAC jsou řešeny v technologii CMOS 0,7 um metodou spínaných kapacitorů a jejich funkce byla ověřena v programu Cadence. Součástí práce je i návrh operačního zesilovače, komparátoru a kodérů.

LITERATURA

- [1] Allen, P.,E., Holberg, D.,R.: CMOS analog circuit design, second edition, New York, Oxford University Press 2002, ISBN 0-19-511644-5